

特開2003-273370

(P2003-273370A)

(43)公開日 平成15年9月26日(2003.9.26)

(51)Int.C1.7

識別記号

F I

マーク(参考)

H 01 L 29/84

H 01 L 29/84

Z 4M112

G 01 P 15/125

G 01 P 15/125

Z

審査請求 未請求 請求項の数 6 O L

(全8頁)

(21)出願番号 特願2002-73961(P2002-73961)

(71)出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(22)出願日 平成14年3月18日(2002.3.18)

(72)発明者 大原 淳士

愛知県刈谷市昭和町1丁目1番地 株式会社

デンソー内

(72)発明者 加納 一彦

愛知県刈谷市昭和町1丁目1番地 株式会社

デンソー内

(74)代理人 100096998

弁理士 碓水 裕彦 (外1名)

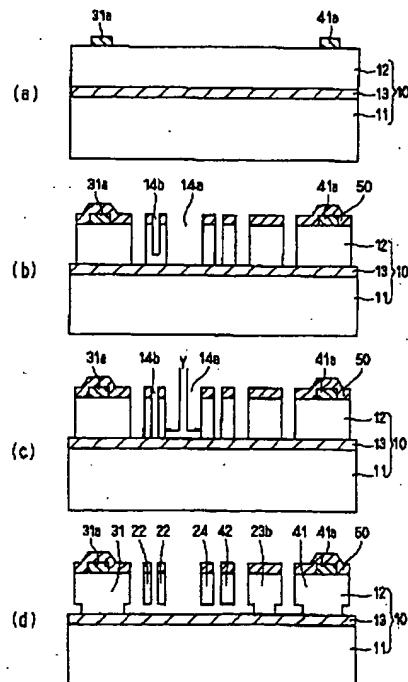
最終頁に続く

(54)【発明の名称】半導体装置の製造方法

(57)【要約】

【課題】 第1の半導体層上に絶縁層を介して第2の半導体層を積層してなる積層体と前記第2の半導体層に形成され力学量の印加に応じて変位可能な可動部とを備えた半導体装置の製造方法において、可動部の加工ばらつきを低減すること。

【解決手段】 本発明では、(b)及び(c)に示されるようなトレンチ形成工程において、最も開口幅の狭いトレンチ14が酸化膜13に達するまでのエッティング時間を、トレンチエッティングの全体のエッティング時間に設定したとしても、トレンチ形成工程は酸化膜13の表面が帶電しないエッティング条件でエッティングを行っているため、開口幅の広いトレンチ14において、その底部がサイドエッティングされるノッチ現象の発生を防止することができる。よって、可動部20において、トレンチ角度や酸化膜13との間隔のばらつきを低減することができ、均一なバネ機能を得ることができるため、安定したセンサ特性を発揮することができる。



【特許請求の範囲】

【請求項 1】 第1の半導体層上に絶縁層を介して第2の半導体層を積層してなる積層体と、前記第2の半導体層に形成され力学量の印加に応じて変位可能な可動部とを備えた半導体装置の製造方法において、前記積層体を用意し、前記絶縁層の表面が帶電しないエッティング条件でエッティングを行い、前記可動部を画定するためのトレンチを、前記第2の半導体層の表面から前記絶縁層に達するように形成するトレンチ形成工程と、前記トレンチ形成工程を実行した後に、前記トレンチの底部の前記絶縁層の表面が帶電するエッティング条件でエッティングを行い、前記エッティングのイオンを前記トレンチの底部の横方向に位置する前記第2の半導体層へ当てて当該横方向に位置する前記第2の半導体層を除去することにより、前記可動部を形成する可動部形成工程とを備えたことを特徴とする半導体装置の製造方法。

【請求項 2】 前記トレンチは、開口幅が広い第1のトレンチと前記第1のトレンチに比して開口幅が狭い第2のトレンチを備えたことを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 3】 前記絶縁層の表面が帶電しないエッティング条件は、前記トレンチ工程におけるエッティングを行う際に印加する周波数を 5 M Hz 以下、望ましくは 600 Hz 以下に設定したことを特徴とする請求項 1 または 2 に記載の半導体装置の製造方法。

【請求項 4】 前記絶縁層の表面が帶電するエッティング条件は、前記可動部形成工程におけるエッティングを行う際に印加する周波数を 5 M Hz 以上、望ましくは 10 M Hz 以上に設定したことを特徴とする請求項 1 乃至 3 の何れか 1 つに記載の半導装置の製造方法。

【請求項 5】 前記絶縁層の表面が帶電しない条件で行うエッティングは、低周波 R F 電源を用いたパルス発振で行うことを特徴とする請求項 1 乃至 4 の何れか 1 つに記載の半導体装置の製造方法。

【請求項 6】 前記絶縁層の表面が帶電する条件で行うエッティングは、高周波 R F 電源を用いた連続発振で行うことを行なうことを特徴とする請求項 1 乃至 5 の何れか 1 つに記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、第1の半導体層上に絶縁層を介して第2の半導体層を積層してなる積層体と前記第2の半導体層に形成され力学量の印加に応じて変位可能な可動部とを備えた半導体装置の製造方法に関する。

【0002】

【従来技術】 この種の半導体装置としては、例えば、差動容量式の半導体式加速度センサとして、図 4 及び図 5 に示すものが提案されている。尚、図 5 は図 4 中の一点鎖線 Q 1、Q 2、Q 3 で示す各部分での断面構造を合成

した状態で表現した模式的な部分断面構造を示す図である。

【0003】 このものは、図 5 に示されるように、積層体として、第1の半導体層 111 上に絶縁層 113 を介して第2の半導体層 112 を積層してなる S O I 基板 110 を用いたものである。

【0004】 そして、図 4 に示されるように、エッティングにより第2の半導体層 112 の表面から絶縁層 113 に達するように複数の溝（トレンチ） 114 を形成することにより、力学量の印加により所定方向に変位するバネ機能を有する矩形枠状のバネ部 122 と、このバネ部 122 に連結されてバネ部 122 とともに変位可能な重錘部 121 と、この重錘部 121 に一体形成された櫛歯状の可動電極 124 を備えた可動部 120 と、この可動電極 124 の櫛歯と噛み合うように対向配置された固定電極 132 を備えた固定部 130 を区画している。

【0005】 このような半導体式加速度センサの製造過程において、複数のトレンチ 114 を形成した後にドライエッティングを行うと、トレンチ 114 の底部の絶縁層 113 が帶電し、この帶電によって、ドライエッティングのエッティングイオンが反発し、エッティングイオンはトレンチ 114 の深さ方向から該深さ方向と直交する横方向へ曲がり、トレンチ 114 の底部の横方向に位置する第2の半導体層 112 にエッティングイオンが当たる。

【0006】 それにより、当該横方向に位置する第2の半導体層 112 がエッティングされて除去されるため、絶縁層 113 の表面から可動部 120 及び固定部 130 を離間させることができる。

【0007】 そして、力学量（例えば加速度）の印加に応じて可動電極 124 が図 1 中の矢印 X 方向へ変位したとき、可動電極 124 と固定電極 132 との間隔が変化するため、両電極間の静電容量が変化し、この静電容量の変化に基づいて印加力学量が検出されるようになっている。

【0008】 従って、力学量が印加されたときの電極間隔の変位は、バネ部 122 の動きで決定されるため、バネ部 122 の加工ばらつきを低減することが重要となってくる。

【0009】

【発明が解決しようとする課題】 しかしながら、上記従来の半導体装置の製造方法において、エッティングにより複数のトレンチ 114 を形成したところ、例えばバネ部 122 と可動電極 124 を区画する第1のトレンチ 114 a の開口幅 W1 よりもバネ部 122 の枠中空部（開口部）を区画する第2のトレンチ 114 b の開口幅 W2 のほうが狭いため、トレンチ 114 の開口幅が小さくなるに従ってエッティング速度が遅くなるマイクロローディング効果が発生してしまう。

【0010】 このマイクロローディング効果は、エッティング条件によりエッティング媒体の供給量が一定であるの

に対して、トレンチ114の開口幅が小さくなるに従つて、トレンチ114の底部にエッティング媒体を十分に供給することができなくなることにより発生する。

【0011】それにより、第1のトレンチ114aにはエッティング媒体が十分に供給されるのに対して、第2のトレンチ114bにはエッティング媒体の供給量が不足気味になるため、第1のトレンチ114aにおけるエッティング速度に比べて、第2のトレンチ114bにおけるエッティング速度は遅くなってしまい、図6(a)に示されるように、第1のトレンチ114aが絶縁層113に到達した段階には、第2のトレンチ114bは絶縁層113に到達していないことが考えられる。

【0012】そこで、通常は、トレンチエッティングの全体のエッティング時間として、最も開口幅の狭い第2のトレンチ114bが絶縁層113に到達するまでのエッティング時間が設定されているが、このような方法を用いると、図6(b)に示されるように、第2のトレンチ114bが絶縁層113に到達した段階でエッティングを終了した際には、第1のトレンチ114aでは、オーバーエッティングによりその底部がサイドエッティングされるノッチ現象が発生してしまう。

【0013】このノッチ現象は、第2のトレンチ114bが絶縁層113に到達すると、第2のトレンチ114bの底部の絶縁層113が帯電し、この帯電によってエッティングイオンが反発し、この反発したエッティングイオンが第2のトレンチ114bの深さ方向と直交する横方向へ曲がり、第2の半導体層112がエッティングされて除去されることにより発生する。

【0014】そして、図6(c)に示されるように、トレンチ114を形成した後にドライエッティングを行い、トレンチ114の深さ方向から該深さ方向と直交する横方向に位置する第2の半導体層112を除去して、バネ部122及び可動電極124及び固定電極132を第2の半導体層112から離間させると、開口幅の広い第1のトレンチ114aは、図6(b)に示すノッチ現象の発生により予め第2の半導体層112が除去されているため、バネ部122における枠中空部側と可動電極124とで、トレンチ角度や絶縁層113との間隔が大きくばらついてしまう。

【0015】このようなバネ部122の加工ばらつきが発生すると、均一なバネ機能が得られず、均一なセンサ特性を得ることができなくなってしまう。

【0016】そこで、本発明の目的は、上記問題点に鑑み、第1の半導体層上に絶縁層を介して第2の半導体層を積層してなる積層体と前記第2の半導体層に形成され力学量の印加に応じて変位可能な可動部とを備えた半導体装置の製造方法において、可動部の加工ばらつきを低減することにある。

【0017】

【課題を解決するための手段】請求項1または2に記載

の半導体装置の製造方法は、第1の半導体層上に絶縁層を介して第2の半導体層を積層してなる積層体と、第2の半導体層に形成され力学量の印加に応じて変位可能な可動部とを備えた半導体装置の製造方法において、積層体を用意し、絶縁層の表面が帶電しないエッティング条件でエッティングを行い、可動部を画定するためのトレンチを、第2の半導体層の表面から絶縁層に達するように形成するトレンチ形成工程と、トレンチ形成工程を実行した後に、トレンチの底部の絶縁層の表面が帶電するエッティング条件でエッティングを行い、エッティングのイオンをトレンチの底部の横方向に位置する第2の半導体層へ当てるて当該横方向に位置する第2の半導体層を除去することにより、可動部を形成する可動部形成工程とを備えたことを特徴としている。尚、トレンチは、開口幅が広い第1のトレンチとこの第1のトレンチに比して開口幅が狭い第2のトレンチを備えている。

【0018】請求項1または2に記載の発明によれば、トレンチ形成工程において、開口幅の狭い第2のトレンチが絶縁層に達するまでのエッティング時間を、トレンチエッティングの全体のエッティング時間に設定したとしても、トレンチ形成工程は絶縁層の表面が帶電しないエッティング条件でエッティングを行っているため、開口幅の広い第1のトレンチにおいて、その底部がサイドエッティングされるノッチ現象の発生を防止することができる。

【0019】それにより、トレンチ形成工程後に、絶縁層の表面が帶電するエッティング条件でエッティングを行い、可動部を形成する可動部形成工程を行ったとしても、可動部におけるトレンチ角度や絶縁層との間隔がばらつくことはない。

【0020】よって、可動部の加工ばらつきを低減することができ、均一なバネ機能を得ることができるため、安定したセンサ特性を発揮することができる。

【0021】尚、上記トレンチ形成工程は、全く絶縁層の表面が帶電しないエッティング条件でなくとも、少なくとも、可動部にノッチ現象が発生しない程度のエッティング条件にすればよいものである。

【0022】請求項3に記載の半導体装置の製造方法は、絶縁層の表面が帶電しないエッティング条件は、トレンチ工程におけるエッティングを行う際に印加する周波数を5MHz以下、望ましくは600Hz以下に設定したことを特徴している。

【0023】請求項3に記載の発明によれば、トレンチ工程におけるエッティングを行う際に印加する周波数を5MHz以下、望ましくは600Hz以下に設定したことにより、絶縁層の表面を帯電させずにエッティングを行うことができるため、請求項1に記載の製造方法を実現することができる。

【0024】請求項4に記載の半導体装置の製造方法は、絶縁層の表面が帶電するエッティング条件は、可動部形成工程におけるエッティングを行う際に印加する周波数

を5MHz以上、望ましくは10MHz以上に設定したことを特徴としている。

【0025】請求項4に記載の発明によれば、可動部工程におけるエッティングを行う際に印加する周波数を5MHz以上、望ましくは10MHz以下に設定したことにより、絶縁層の表面を帯電させてエッティングを行うことができるため、請求項1に記載の製造方法を実現することができる。

【0026】尚、絶縁層の表面が帯電しない条件で行うエッティングは、請求項5に記載のように、低周波RF電源を用いたパルス発振によって実現することができるとともに、絶縁層の表面が帯電する条件で行うエッティングは、請求項6に記載のように、高周波RF電源を用いた連続発振によって実現することができる。

【0027】

【発明の実施の形態】本実施形態は、半導体装置として、差動容量式の半導体式加速度センサについて本発明を適用したものである。

【0028】図1は本実施形態の半導体式加速度センサS1の全体平面構造を示し、図2は図1中の一点鎖線Q1、Q2、Q3で示す各部分での断面構造を合成した状態で表現した模式的な部分断面構造を示す図である。

【0029】この半導体式加速度センサS1は、例えば、エアバック、ABS、VSCなどの作動制御を行うための自動車用加速度センサやジャイロセンサなどに適用することができる。

【0030】半導体式加速度センサS1を構成する積層体は、図2に示されるように、第1の半導体層としての第1のシリコン層11の上に絶縁層としての酸化膜13を介して第2の半導体層としての第2のシリコン層12を積層してなる矩形状のSOI(シリコンオンインシュレータ)基板10である。

【0031】また、図1に示されるように、第2のシリコン層12には、トレンチ(溝)14を形成することにより、可動部20及び固定部30、40よりなる櫛歯形状を有する梁構造体が形成されている。

【0032】可動部20は、矩形状の重錘部21と重錘部21の両端に形成されたバネ部22とで構成されており、このバネ部22を介してアンカー部23a及び23bに一体に連結されている。

【0033】ここで、アンカー部23a及び23bは、その直下に位置する酸化膜13に固定されており(図2参照)、両アンカー部23a及び23bの間に位置する可動部20(重錘部21及びバネ部22)は、その直下に位置する酸化膜13から離れて位置している。

【0034】つまり、可動部20は、酸化膜13に固定されたアンカー部23a及び23bの間に、重錘部21及びバネ部22が酸化膜13上に懸架された形となっている。

【0035】また、バネ部22は、2本の梁がその両端

で連結された矩形形状をなしており、梁の長手方向と直交する方向に変位するバネ機能を有する。

【0036】そして、このバネ部22は、図1中の矢印X方向の成分を含む加速度を受けたときに重錘部21を矢印X方向へ変位させるとともに、加速度の消失に応じて元の状態に復元させるようになっている。

【0037】このように、可動部20は、アンカー部23a及び23bを固定点として、加速度の印加に応じて上記矢印X方向へ変位可能になっている。

10 【0038】また、重錘部21は、バネ部22の変位方向(矢印X方向)と直交した方向にて、重錘部21の両側面から互いに反対方向へ一体的に櫛歯状に突出する複数個の可動電極24を備えている。尚、図1では、可動電極24は、重錘部21の左側及び右側に各々3個ずつ突出して形成されている。

【0039】また、各可動電極24は断面矩形の梁状に形成されており、酸化膜13から離れて(例えば、数mm程度)位置している(図2参照)。

20 【0040】このように、各可動電極24は可動部20の一部として、バネ部22及び重錘部21と一体的に形成され、重錘部21とともにバネ部22の変位方向へ変位可能となっている。

【0041】また、固定部30、40は、酸化膜13における対向辺部のうち、アンカー部23a及び23bが支持されていないもう1組の対向辺部に支持されている。

30 【0042】ここで、固定部30、40は、重錘部21を挟んで2個設けられており、図1中の左側に位置する第1の固定部30と、図1中の右側に位置する第2の固定部40となり、両固定部30、40は互いに電気的に独立している。

【0043】各固定部30、40は、配線部31及び41と固定電極32及び42を有した構成となっている。尚、配線部31及び41は、それぞれ、その直下に位置する酸化膜13に固定されて第1のシリコン層11に支持されている。

40 【0044】固定電極32及び42は、バネ部の変位方向(矢印X方向)と直交した方向にて、各配線部31、41の側面から重錘部21に向かって櫛歯状に突出し、可動電極24の櫛歯と噛み合うように配置されている。尚、図1では、各固定電極32、42は、各配線部31、41と一体的に3個ずつ設けられている。

【0045】個々の固定電極32及び42は、断面矩形の梁状に形成されており、配線部31及び41に片持ち支持された状態で酸化膜13から離れて(例えば、数mm程度)位置している(図2参照)。

【0046】そして、個々の固定電極32及び42は、その側面が対応する個々の可動電極24の側面と所定の検出間隔を有して平行した状態で対向して配置されている。

【0047】また、各固定部30、40の各配線部31、41上の所定領域には、それぞれワイヤボンディング用の固定電極パッド31a及び41aが形成されており、一方のアンカー部23b上の所定領域には、ワイヤボンディング用の可動電極パッド20aが形成されている。尚、上記各電極パッド20a、31a、41aは、例えばアルミニウムにより形成されている。

【0048】また、図示しないが、本実施形態の半導体式加速度センサS1は、第1のシリコン層12の裏面（酸化膜13と反対側の面）側において、接着剤などを介してパッケージに固定されている。

【0049】このパッケージには、回路手段が収納されており、この回路手段と上記の各電極パッド20a、31a、41aとは、金もしくはアルミニウムのワイヤボンディングなどにより電気的に接続されている。

【0050】このような構成において、第1の固定部30側の固定電極32を第1の固定電極、第2の固定部40側の固定電極342を第2の固定電極とすると、第1の固定電極32と可動電極24との検出間隔に第1の容量CS1、第2の固定電極42と可動電極24との検出間隔に第2の容量CS2が形成されている。

【0051】そして、半導体式加速度センサS1に加速度が印加されると、バネ部22のバネ機能により、アンカー部23a及び23bを支点として可動部20全体が一体的に矢印X方向へ変位し、可動電極24の変位に応じて上記検出間隔が変化し上記各容量CS1、CS2が変化する。

【0052】そして、可動電極24と固定電極32、42による差動容量(CS1-CS2)の変化に基づいて印加加速度を検出するようになっている。

【0053】次に、図3を参照して、本実施形態の半導体式加速度センサS1の製造方法について説明する。尚、この図3は、上記図2に対応した模式的断面にて、本製造途中でのワークの状態を示す工程説明図である。

【0054】まず、図3(a)に示されるように、第1のシリコン層(第1の半導体層)11の上に酸化膜(絶縁層)13を介して第2のシリコン層(第2の半導体層)12を積層してなるSOI基板(積層体)10を用意する。

【0055】このSOI基板10は、例えば、第1のシリコン層11及び第2のシリコン層12として表面の面方位が(100)面のシリコン単結晶を使用し、両シリコン層11、12が、膜厚1μm程度のシリコン酸化膜(SiO₂)よりなる酸化膜13を介して貼り合わされたものを採用することができる。

【0056】さらに、A1(アルミニウム)を例えば1μm程度蒸着し、フォト、エッチングを行い信号取り出しのための電極パッド20a、31a、41aを形成する。尚、図3(a)中に電極パッド20aは図示されていない。

【0057】続いて、図3(b)に示されるように、酸化膜13の表面が帶電しないエッチング条件でエッチングを行い、開口幅の広い第1のトレーナ(バネ部22と可動電極24を画定するトレーナ)14aを、第2のシリコン層12の表面から酸化膜13に達するように形成し、さらに、図3(c)に示されるように、同様なエッチング条件でエッチングを行い、最も開口幅の狭い第2のトレーナ(バネ部22の枠中空部を画定するトレーナ)14bを、第2のシリコン層12の表面から酸化膜13に達するように形成する(トレーナ形成工程)。

尚、この酸化膜13の表面が帶電しないエッチング条件で行うエッチングは、低周波RF電源を用いたパルス発振によって実現することができる。

【0058】それにより、可動部20及び固定部30、40を画定するためのトレーナ14を、第2のシリコン層12の表面から酸化膜13に達するように形成することができる。

【0059】具体的に説明すると、第2のシリコン層12の表面に、櫛歯形状を有する梁構造体20、30、40に対応したパターンを形成するマスク材50を、フォトリソグラフ技術を用いてレジストなどにより形成し、プラズマエッチングなどのドライエッチングにより垂直に酸化膜13までトレーナ形状を形成する。

【0060】ドライエッチングとしては、CF₄やSF₆などのエッチングガスを用いたICP(誘電結合型プラズマ)や、上記と同様なエッチングガスを用いたRIE(リアクティブイオンエッチング)などのエッチング方法を採用することができる。

【0061】続いて、図3(d)に示されるように、上記トレーナ形成工程の後、トレーナ14の底部の酸化膜13の表面が帶電するエッチング条件でエッチングを行い、可動電極24を含む重錐部21及びバネ部22が酸化膜13からリリースされた可動部20を形成する(可動部形成工程)。尚、この酸化膜13の表面が帶電するエッチング条件で行うエッチングは、高周波RF電源を用いた連続発振によって実現することができる。

【0062】また、この可動部形成工程では、固定部30、40のうち固定電極32、42が酸化膜13からリリースされる。

【0063】尚、図3(d)には、可動部20のうちの可動電極24、アンカー部23b、バネ部22、固定部30、40のうちの配線部31、41及び第2の固定電極42が示されている。

【0064】この可動部形成工程のドライエッチングにより、エッティングイオン(CF₄やSF₆などがプラズマ化したもの)によって、トレーナ14の底部の酸化膜13表面が帶電する(通常は正に帶電する)。

【0065】すると、帶電した酸化膜13表面でエッティングイオンが反発力を受けて、図3(c)中の矢印Y方向に示されるように、横方向に曲げられる。

【0066】それにより、図3(d)に示されるように、エッティングイオンがトレンチ14の底部の横方向(矢印Y方向)に位置する第2のシリコン層12へ当たり、この横方向(矢印Y方向)に位置する第2のシリコン層12がエッティングされて除去される。

【0067】そして、酸化膜13から浮いた状態の可動部20及び固定電極32、42が形成され、その後、マスク材50を除去することによって、上記図1及び図2に示されるような半導体式加速度センサS1が完成する。

【0068】このように、本実施形態では、トレンチ形成工程は酸化膜13の表面を帯電させないエッティング条件でエッティングを行い、可動部形成工程は酸化膜13の表面を帯電させるエッティング条件でエッティングを行うことを特徴としている。

【0069】それによって、図3(b)及び図3(c)に示されるようなトレンチ形成工程において、最も開口幅の狭い第2のトレンチ14bが酸化膜13に達するまでのエッティング時間を、トレンチエッティングの全体のエッティング時間に設定したとしても、トレンチ形成工程は酸化膜13の表面が帯電しないエッティング条件でエッティングを行っているため、開口幅の広い第1のトレンチ14aにおいて、その底部がサイドエッティングされるノッチ現象の発生を防止することができる。

【0070】その結果、図3(d)に示されるように、トレンチ形成工程後に、酸化膜13の表面が帯電するエッティング条件でエッティングを行い、可動電極24を含む重錘部21及びバネ部22及び固定電極32、42を酸化膜13からリリースする可動部形成工程を行ったとしても、バネ部22における棒中空部側と可動電極24ことで、トレンチ角度や酸化膜13との間隔がばらつくことはない。

【0071】よって、バネ部22の加工ばらつきを低減することができ、均一なバネ機能を得ることができたため、安定したセンサ特性を発揮することができる。

【0072】尚、上記トレンチ形成工程は、全く酸化膜13の表面が帯電しないエッティング条件でなくとも、少なくとも、バネ部22にノッチ現象が発生しない程度のエッティング条件にすればよいものである。

【0073】ここで、上記トレンチ形成工程における酸化膜13の表面が帯電しないエッティング条件及び上記可動部形成工程における酸化膜13の表面が帯電するエッティング条件については、米国特許第6,187,685号に記載の方法を用いることができる。この公報に記載の内容を以下に示す。

【0074】まず、エッティング時に印加される周波数を5MHz以上、望ましくは10MHz以下に設定した場合、ドライエッティングの際に供給されるエッティングイオンと電子のうち、帯電を中和させる電子は電界方向に追従して進行方向が変化するが、エッティングイオンの進行

方向は変化しないため、トレンチ底部には電子よりもエッティングイオンが多量に供給され、酸化膜の表面を帶電させることができる。

【0075】そして、エッティング時に印加される周波数を5MHz以下、望ましくは600Hz以下に設定した場合、電子の進行方向だけでなく、エッティングイオンの進行方向も電界方向に追従して変化するため、トレンチ底部にはエッティングイオンと電子がほぼ同量供給され、この供給された電子により酸化膜の表面の帯電を緩和することができる。尚、この酸化膜の表面の帯電を緩和するエッティングは、低周波RF電源を用いたパルス発振によって実現している。

【0076】よって、図3(b)及び図3(c)に示すトレンチ形成工程においては、エッティング時に印加される周波数を5MHz以下、望ましくは600Hz以下に設定すると、酸化膜13の表面が帯電しないエッティングを実現することができ、図3(d)に示す可動部形成工程においては、エッティング時に印加される周波数を5MHz以上、望ましくは10Hz以下に設定すると、酸化膜13の表面が帯電するエッティングを実現することができる。

【0077】尚、本発明は、上記実施形態に限られるものではなく、様々な態様に適用可能である。

【0078】例えば、上記実施形態では、本発明を加速度センサに適用したが、これに限られるものではなく、角速度センサや圧力センサなどの半導体装置に適用することができる。

【0079】また、固定電極32、42は、酸化膜13からリリースされず酸化膜13とつながった状態でも良い。例えば、固定電極32、42における梁の幅を可動電極24よりも広くして、可動部工程のドライエッティング終了時に、固定電極に酸化膜13と接続された残し部を形成されるようにすれば良い。

【図面の簡単な説明】

【図1】本発明の一実施形態に係る半導体式加速度センサの全体平面構成を示す図である。

【図2】図1に示す半導体式加速度センサの模式的な部分断面図である。

【図3】(a)から(d)は、本発明の一実施形態の半導体式加速度センサの製造方法を示す工程説明図である。

【図4】従来の半導体式加速度センサの全体平面構成を示す図である。

【図5】図4に示す半導体式加速度センサの模式的な部分断面図である。

【図6】(a)から(c)は、従来の半導体式加速度センサの製造方法を示す工程説明図である。

【符号の説明】

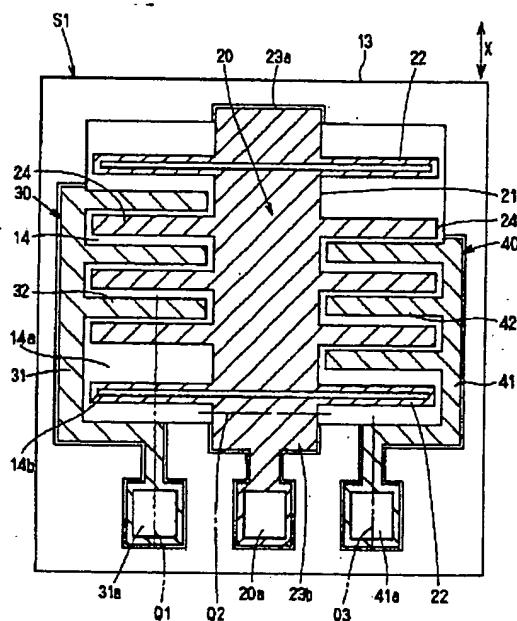
S1…半導体式加速度センサ、

50 10…SOI基板(積層体)、

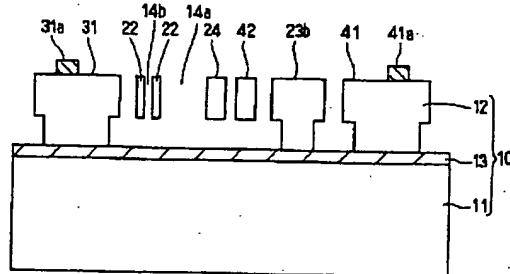
1 1…第1のシリコン層(第1の半導体層)、
 1 2…第2のシリコン層(第2の半導体層)、
 1 3…酸化膜(絶縁層)、
 1 4…トレンチ、
 1 4 a…第1のトレンチ、
 1 4 b…第2のトレンチ、
 2 0…可動部、
 2 0 a…可動電極パッド、
 2 1…重錘部、
 2 2…バネ部、
 2 3 a、2 3 b…アンカー部、

2 4…可動電極、
 3 0…第1の固定部、
 3 1、4 1…配線部、
 3 1 a、4 1 a…固定電極パッド、
 3 2…第1の固定電極、
 4 0…第2の固定部、
 4 2…第2の固定電極、
 5 0…マスク材、
 C S 1…第1の容量、
 10 C S 2…第2の容量。

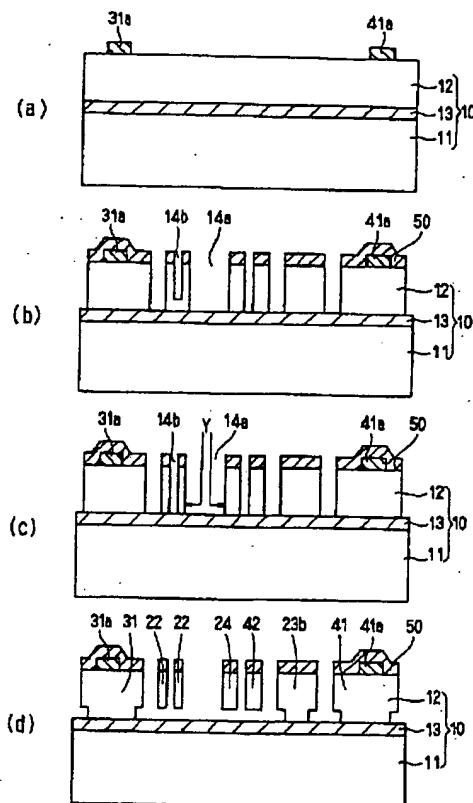
【図1】



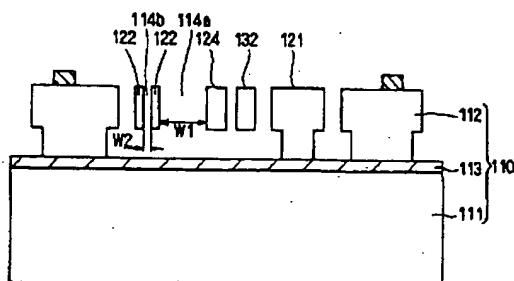
【図2】



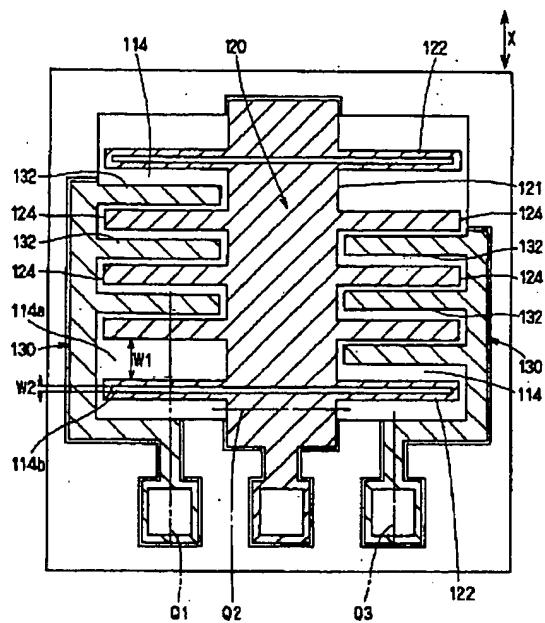
【図3】



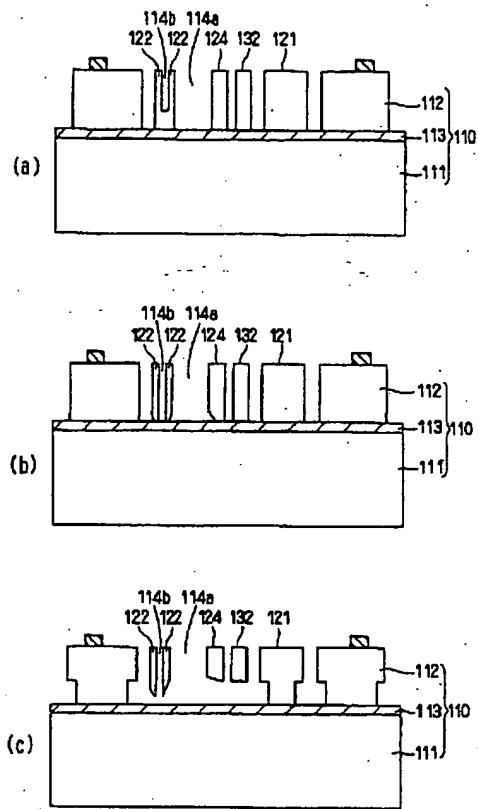
【図5】



【図4】



【図6】



フロントページの続き

(72)発明者 武藤 浩司
愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

Fターム(参考) 4M112 AA01 AA02 BA07 CA21 CA22
CA24 CA25 DA03 DA04 DA15
DA18 EA02 EA06 EA11 FA09